

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-243460

(43)Date of publication of application : 31.08.1992

(51)Int.Cl.

G06F 13/42

(21)Application number : 03-004113

(71)Applicant : SHARP CORP

(22)Date of filing : 18.01.1991

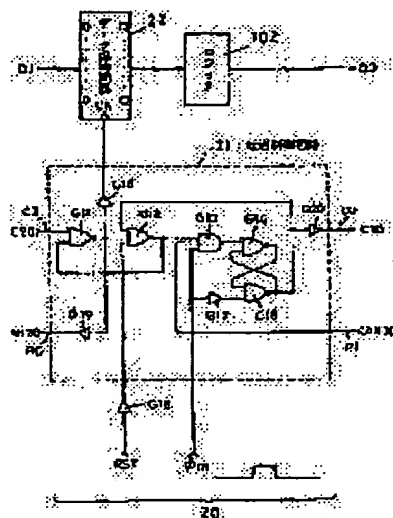
(72)Inventor : ONOZAKI MANABU

(54) DATA TRANSMISSION DEVICE

(57)Abstract:

PURPOSE: To improve testability while maintaining high efficiency of data transmission in a data transmission line by the hand shake control.

CONSTITUTION: A data transmission line 20 contains a transfer control circuit 21 and a data holding circuit 22. The transfer control circuit 21 outputs, in response to the occurrence of such state that data to be transferred is present in the data holding circuit 22, that no data is present in a data transmission line at the successive stage, and that an external timing signal ϕ issued to the data transmission line is 'H', a sending signal C30 for transferring data held in data holding circuit 22 to the data transmission line at the successive stage.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-243460

(43) 公開日 平成4年(1992)8月31日

(51) Int.Cl.³

G 0 6 F 13/42

識別記号

3 2 0 A 8840-5B

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数6(全12頁)

(21) 出願番号

特願平3-4113

(22) 出願日

平成3年(1991)1月18日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 小野崎 学

大阪市阿倍野区長池町22番22号 シャープ株式会社内

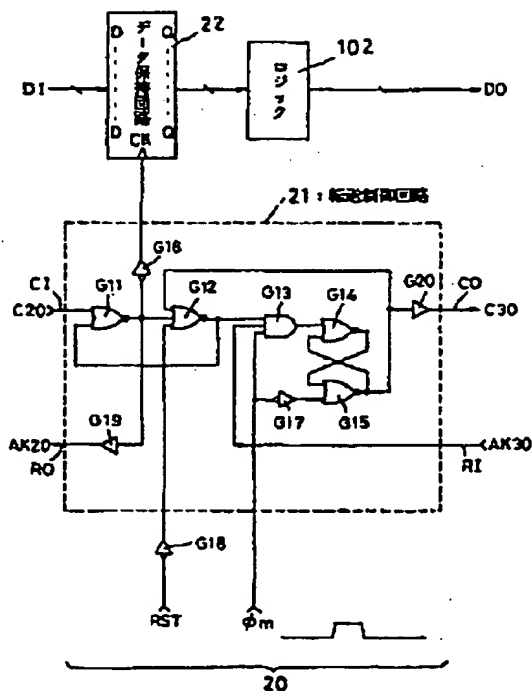
(74) 代理人 弁理士 森田 俊雄 (外3名)

(54) 【発明の名称】 データ伝送装置

(57) 【要約】

【目的】 ハンドシェイク制御によるデータ伝送路において伝送効率の良さを維持しながらテストビリティを向上させることである。

【構成】 データ伝送路20は転送制御回路21およびデータ保持回路22を含む。転送制御回路21は、転送すべきデータがデータ保持回路22に存在すること、後段のデータ伝送路30にデータが存在しないこと、および外部から与えられるタイミング信号 ϕ が“H”であることに応答して、データ保持回路22に保持されたデータを後段のデータ伝送路30に転送するために送信信号C30を出力する。



1

【特許請求の範囲】

【請求項1】 前段部から与えられるデータを後段部に伝送するデータ伝送装置であって、前記前段部から与えられるデータを保持する保持手段、および前記保持手段に保持されたデータの転送を制御する制御手段を備え、前記制御手段は、転送すべきデータが前記保持手段に存在すること、前記後段部にデータが存在しないこと、および所定のタイミング信号が与えられていることに応答して、前記保持手段に保持されたデータが前記後段部に転送されるように制御を行なう、データ伝送装置。

【請求項2】 前記制御手段は、前記保持手段が前記前段部からデータを受けたことに応答してセットされる第1の記憶手段、前記第1の記憶手段の出力、前記後段部にデータが存在するか否かを示す信号および前記所定のタイミング信号を受け、前記第1の記憶手段がセットされていること、前記後段部にデータが存在しないこと、および前記所定のタイミング信号が与えられていることに応答して、所定の出力を供給する論理手段、および前記論理手段の前記所定の出力に応答してセットされ、前記所定のタイミング信号が与えられていないことに応答してリセットされる第2の記憶手段を含み、前記第2の記憶手段がセットされていることに応答して前記保持手段に保持されたデータが前記後段部に転送されかつ前記第1の記憶手段がリセットされる、請求項1記載のデータ伝送装置。

【請求項3】 前記前段部は前記保持手段にデータを転送するための送信信号を発生し、前記第1の記憶手段は、前記送信信号に応答してセットされかつ前記前段部にデータの転送を禁止する信号を与え、前記第2の記憶手段は、セット時に前記保持手段から前記後段部へデータを転送するための送信信号を発生する、請求項2記載のデータ伝送装置。

【請求項4】 前段部から与えられるデータを複数の後段部のいずれかに伝送するデータ伝送装置であって、前記データは前記複数の後段部のいずれかを指定する識別子を含み、前記前段部から与えられるデータを保持する保持手段、および前記保持手段に保持されたデータの転送を制御する制御手段を備え、前記制御手段は、転送すべきデータが前記保持手段に存在すること、前記複数の後段部にデータが存在しないこと、および所定のタイミング信号が与えられていることに応答して、前記保持手段に保持されたデータが前記識別子に基づいて前記複数の後段部のいずれかに転送されるように制御を行なう、データ伝送装置。

【請求項5】 複数の前段部から与えられるデータを1つの後段部に伝送するデータ伝送装置であって、前記複数の前段部に対応して設けられ、対応する前段部から与えられるデータを保持する複数の保持手段、前記複数の保持手段に対応して設けられ、対応する保持手段に保持されたデータの転送を制御する複数の制御手段、および

2

前記複数の制御手段のいずれか1つに選択的にデータの転送を許可する調停手段を備え、前記複数の制御手段の各々は、転送すべきデータが対応する前記保持手段に存在すること、前記後段部にデータが存在しないこと、前記調停手段によりデータの転送が許可されていること、および所定のタイミング信号が与えられていることに応答して、対応する前記保持手段に保持されたデータが前記後段部に転送されるように制御を行ない、前記調停手段は、前記所定のタイミング信号が与えられている間その状態を保持する、データ伝送装置。

【請求項6】 前記調停手段は、前記複数の保持手段のいずれか1つにデータが存在するときにはその保持手段にデータの転送を許可し、複数の保持手段に同時にデータが存在するときには、直前に許可された制御手段とは異なる制御手段に優先的にデータの転送を許可する、請求項5記載のデータ伝送装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、データ伝送装置に関し、特にデータ伝送路のバケットの流れを制御するためのデータ伝送装置に関する。

【0002】

【従来の技術】FIFO（ファーストイン・ファーストアウト）メモリまたはデータ駆動型情報処理装置のようなデータ処理装置には、非同期のハンドシェイク回路を用いたデータ伝送装置が用いられている。そのようなデータ伝送装置では、複数のデータ伝送路が接続され、それらのデータ伝送路が送信信号および送信許可信号を互いに送受信しながら、自律的にデータ転送が行なわれる。

【0003】図14に、従来のデータ伝送路の一例を示す。データ伝送路10aは、転送制御回路11aおよびデータ保持回路12aを含む。データ保持回路12aは、転送制御回路11aから与えられる送信信号C2の立下がりに応答して、入力データDIを保持し、出力データDOとして出力する。

【0004】図15は転送制御回路11aの構成を示す回路図であり、図16は転送制御回路11aの動作を説明するためのタイミングチャートである。

【0005】図15に示すように、転送制御回路11aは、NANDゲートG1、G2、G5、インバータG3、G4およびバッファG6を含む。

【0006】まず、次段のデータ伝送路が空き状態の場合の動作を説明する。次段のデータ伝送路が空き状態のときには、次段の転送制御回路から“H”（論理ハイレベル）の送信許可信号AK2が与えられる。前段部から与えられる送信信号C1が“L”（論理ローレベル）に立下がると、NANDゲートG2の出力が“H”となる。その結果、インバータG4から出力される送信許可信号AK1が“L”（禁止状態）になる。一方、NAN

3

DゲートG5の出力が“L”、インバータG3の出力が“H”となる。このとき、送信許可信号AK2は“H”となっているので、NANDゲートG1の出力が“L”に立下がる。これにより、送信信号C2が“L”に立下がる。

【0007】図14に示すデータ保持回路12aは、送信信号C2の立下がりに応答して入力データD1を保持して出力データDOとして出力する。

【0008】送信信号C2を受ける次段の転送制御回路は、送信信号C2の立下がりに応答して、送信許可信号AK2を“L”に立下げる。

【0009】一方、NANDゲートG1の出力の立下がりに応答して、NANDゲートG5の出力が“L”、インバータG3の出力が“L”となる。そのため、NANDゲートG1出力が再び“H”に立上がる。これにより、送信信号C2が再び“H”に立上がる。このように、送信信号C2は“L”に立下がった後、一定時間経過後“H”に立上がる。

【0010】一方、前段部から与えられる送信信号C1は、一定時間経過後“H”に立上がる。そのため、NANDゲートG2の出力が“L”に立下がり、インバータG4の出力が“H”に立上がる。それにより、送信許可信号AK1が再び“H”（許可状態）になる。

【0011】上記のように、次段の転送制御回路から与えられる送信許可信号AK2が“H”（許可状態）である場合には、前段部から与えられる送信信号C1の立下がりに応答して、前段部に与える送信許可信号AK1が“L”（禁止状態）になり、さらに一定時間経過後次段の転送制御回路に与える送信信号C2が“L”に立下がる。

【0012】次に、次段のデータ伝送路が詰り状態である場合の動作を説明する。この場合、次段の転送制御回路から与えられる送信許可信号AK2は“L”（禁止状態）となっている。前段部から与えられる送信信号C1が“L”に立下がると、NANDゲートG2の出力が“H”となり、インバータG4の出力は“L”に立下がる。これにより、送信許可信号AK1が“L”に立下がる。次段の転送制御回路から与えられる送信許可信号AK2が“L”（禁止状態）のときには、NANDゲートG1の出力は“H”となっている。したがって、送信許可信号AK2が“L”である限り次段の転送制御回路に与える送信信号C2は“H”を保持する。そのため、データ伝送路10aから次段のデータ伝送路へはデータが伝送されない。

【0013】次段の転送制御回路から与えられる送信許可信号AK2が“H”（許可状態）に立上がると、NANDゲートG1の出力が“L”レベルに立下がる。これにより、次段の転送制御回路に与えられる送信信号C2は“L”に立下がる。送信信号C2の立下がりに応答して、図14に示すデータ保持回路12aが入力データD

4

1を保持して出力データDOとして出力する。

【0014】一方、次段の転送制御回路は、転送制御回路11aから与えられる送信信号C2の立下がりに応答して、一定時間経過後送信許可信号AK2を“L”（禁止状態）に立下げる。なお、次段の転送制御回路から与えられる送信許可信号AK2の立上りに応答して、一定時間経過後、前段部に与える送信許可信号AK1が“H”（許可状態）に立上がる。

【0015】上記のように、次段の転送制御回路から与えられる送信許可信号AK2が“L”（禁止状態）であるときには、次段の転送制御回路に与える送信信号C2は“L”に立下がらない。すなわち、次段のデータ伝送路が詰り状態であるときには、送信許可信号AK2が“H”（許可状態）になるまで、データ伝送路10aから次段のデータ伝送路へのデータの伝送が待たされる。

【0016】

【発明が解決しようとする課題】上記の従来のデータ伝送装置においては、次段のデータ伝送路が空き状態の場合にはデータが自律的に順次後段のデータ伝送路に伝送される。そのため、データを1段ずつ進めながら動作を1ステップずつ追跡することが困難である。また、転送制御の動作マージン、データ伝送路間に配置されるロジックの動作マージン等をテストすることが困難である。

【0017】一方、ハンドシェイク回路を有さず単に外部から与えられるクロック信号に同期して動作する簡単なシフトレジスタをデータ伝送装置に用いると、次段が詰り状態である場合にデータを持機させ、次段が空き状態である場合にデータを転送するような制御を行なうことができない。

【0018】この発明の目的は、ハンドシェイク制御の下で動作するデータ伝送装置において、伝送効率の良さを維持しつつテストビリティを向上させることである。

【0019】

【課題を解決するための手段】請求項1に係るデータ伝送装置は前段部から与えられるデータを後段部に伝送するデータ伝送装置であって、前段部から与えられるデータを保持する保持手段、および保持手段に保持されたデータの転送を制御する制御手段を備える。制御手段は、転送すべきデータが保持手段に存在すること、後段部にデータが存在しないこと、および所定のタイミング信号が与えられていることに応答して、保持手段に保持されたデータが後段部に転送されるように制御を行なう。

【0020】請求項2に係るデータ伝送装置では、制御手段が第1の記憶手段、論理手段および第2の記憶手段を含む。第1の記憶手段は、保持手段が前段部からデータを受けたことに応答してセットされる。論理手段は、第1の記憶手段の出力、後段部にデータが存在するか否かを示す信号および所定のタイミング信号を受け、第1の記憶手段がセットされていること、所定のタイミング信号が与えられていることおよび後段部にデータが存在

5

しないことに応答して、所定の出力を供給する。第2の記憶手段は、論理手段の所定の出力に回答してセットされ、所定のタイミング信号が与えられていないことに回答してリセットされる。第2の記憶手段がセットされたことに回答して、保持手段に保持されたデータが後段部に転送されかつ第1の記憶手段がリセットされる。

【0021】請求項3に係るデータ伝送装置では、前段部は保持手段に保持されたデータを転送するための送信信号を発生し、第1の記憶手段は、送信信号に回答してセットされかつ前段部にデータの転送を禁止する信号を与える。第2の記憶手段は、セット時に、保持手段から後段部へデータを転送するための送信信号を発生する。

【0022】請求項4に係るデータ伝送装置は前段部から与えられるデータを複数の後段部のいずれかに伝送するデータ伝送装置であって、前段部から与えられるデータを保持する保持手段、および保持手段に保持されたデータの転送を制御する制御手段を備える。データは複数の後段部のいずれかを指定する識別子を含む。制御手段は、転送すべきデータが保持手段に存在すること、複数の後段部にデータが存在しないこと、および所定のタイミング信号が与えられていることに回答して、保持手段に保持されたデータが識別子に基づいて複数の後段部のいずれかに転送されるように制御を行なう。

【0023】請求項5に係るデータ伝送装置は複数の前段部から与えられるデータを1つの後段部に伝送するデータ伝送装置であって、複数の前段部に対応して設けられかつ対応する前段部から与えられるデータを保持する複数の保持手段、複数の保持手段に対応して設けられかつ対応する保持手段に保持されたデータの転送を制御する複数の制御手段、および複数の制御手段のいずれか1つに選択的にデータの転送を許可する調停手段を備える。複数の制御手段の各々は、転送すべきデータが対応する保持手段に存在すること、後段部にデータが存在しないこと、調停手段によりデータの転送が許可されていることおよび所定のタイミング信号が与えられていることに回答して、対応する保持手段に保持されたデータが後段部に転送されるように制御を行なう。調停手段は、所定のタイミング信号が与えられている間その状態を保持する。

【0024】請求項6に係るデータ伝送装置では、調停手段は、複数の保持手段のいずれか1つにデータが存在するときには対応する制御手段にデータの転送を許可し、複数の保持手段に同時にデータが存在するときには、直前に許可された制御手段とは異なる制御手段に優先的にデータの転送を許可する。

【0025】

【作用】請求項1ないし請求項6に係るデータ伝送装置では、後段部の空き状態を監視しながら、所定のタイミング信号に同期してデータが伝送される。したがって、所定のタイミング信号の入力間隔またはパルス幅を変え

6

ることにより、データ伝送装置を任意の速度で動作させることができ、また動作マージンをテストすることもできる。

【0026】特に、請求項1ないし3に係るデータ伝送装置は、データ伝送路として用いることができる。また、請求項4に係るデータ伝送装置は分岐部として用いることができる。請求項5および6に係るデータ伝送装置は合流部として用いることができる。

【0027】

【実施例】以下、この発明の実施例を図面を参照しながら詳細に説明する。

【0028】図1は、この発明の一実施例によるデータ伝送装置の構成を示すブロック図である。

【0029】図1において、転送制御回路21およびデータ保持回路22がデータ伝送路20を構成する。データ保持回路22の出力側には所定の処理を行なうロジック102が接続される。

【0030】図1に示される構成を有する複数のデータ伝送路10、20、30が図2に示されるように接続される。図2においては、データ伝送路20の入力側にデータ伝送路10が接続され、データ伝送路20の出力側にデータ伝送路30が接続されている。データ伝送路10は転送制御回路11およびデータ保持回路12を含み、データ伝送路30は転送制御回路31およびデータ保持回路32を含む。転送制御回路11は前段部からの送信信号C10を受け、前段部に送信許可信号AK10を与える。転送制御回路21は転送制御回路11からの送信信号C20を受け、転送制御回路11に送信許可信号AK20を与える。転送制御回路31は転送制御回路21からの送信信号C30を受け、転送制御回路21に送信許可信号AK30を与える。また、転送制御回路31は後段部に送信信号C40を与え、後段部からの送信許可信号AK40を受ける。転送制御回路11、21、31には、外部からタイミング信号φ、φ、φがそれぞれ与えられる。

【0031】再び図1を参照する。転送制御回路21は、送信信号C20を受ける入力端子C1、送信許可信号AK20を出力する出力端子RO、送信信号C30を出力する出力端子COおよび送信許可信号AK30を受ける入力端子RIを有する。

【0032】NORゲートG11、G12はフリップフロップを構成する。このフリップフロップはこのデータ伝送路20にデータが存在するか否かを記憶する。データが存在するときには、ゲートG12の出力が“H”となり、ゲートG11の出力が“L”となる。ゲートG11の出力はバッファG19を介して出力端子ROに与えられる。それにより、送信許可信号AK20が“L”（禁止状態）となる。一方、データが存在しないときには、ゲートG12の出力が“L”となり、ゲートG11の出力が“H”となる。それにより、送信許可信号AK

20が“H”（許可状態）となる。

【0033】ゲートG11の出力はインバータG16を介してデータ保持回路22のクロック端子CKに与えられる。データ保持回路22は、インバータG16の出力の立上りに応答して、入力データDIをラッチして出力する。

【0034】なお、ゲートG12の1つの入力端子にはインバータG18を介してリセット信号RSTが与えられる。

【0035】ANDゲートG13の3つの入力端子には、ゲートG12の出力、送信許可信号AK30およびタイミング信号φ。が与えられる。ゲートG13は、データ転送を行なうための3つの条件が揃っているときのみ“H”の信号を出力する。すなわち、ゲートG13は、タイミング信号φ。が“H”になり、このデータ伝送路20がデータを保有し（ゲートG12の出力が“H”）、かつ次段のデータ伝送路が送信を許可（送信許可信号AK30が“H”）しているときに、“H”の信号を出力する。

【0036】NORゲートG14、G15はRSフリップフロップを構成する。このRSフリップフロップは、ゲートG13の“H”の出力に応答してセットされ、ゲートG15から“H”の信号が出力される。また、ゲートG15にはインバータG17を介してタイミング信号φ。が与えられる。φ。が“L”になると、そのRSフリップフロップがリセットされ、ゲートG15から“L”の信号が出力される。ゲートG15から出力される信号はバッファG20を介して出力端子COに与えられるとともに、ゲートG12の1つの入力端子に与えられる。

【0037】図3のタイミングチャートを参照しながら図1の転送制御回路21の動作を説明する。

【0038】図3の（a）は前段のデータ伝送路10からデータを受取る場合の動作を示す。データ伝送路20にはデータが存在せず、データ伝送路10にはデータが存在するものとする。

【0039】タイミング信号φ。の立上りに応答して送信信号C20が“H”に立上がる。それにより、データ保持回路22は、入力データDIをラッチして出力する。また、送信許可信号AK20が“L”（禁止状態）になる。さらに、ゲートG12の出力は“H”に変化する。これは、データ伝送路20がデータを保有していることを示している。

【0040】図3の（b）は、後段のデータ伝送路30へデータを転送する場合の動作を示す。ここでは、データ伝送路20にデータが存在し、データ伝送路30にデータが存在しないものとする。

【0041】タイミング信号φ。が“H”になったとき、ゲートG12の出力が“H”（データ伝送路20がデータを保有している状態）であり、かつ送信許可信号

AK30が“H”（データ伝送路30がデータを保有していない状態）である。したがって、ゲートG13の出力が“H”に立上がる。なお、上記の3つ条件が揃わなければ、ゲートG13の出力は“L”のまま変化せず、そのままの状態が保たれる。

【0042】ゲートG13の出力が“H”になると、ゲートG14、G15からなるRSフリップフロップがセットされ、ゲートG14の出力が“L”に変化し、ゲートG15の出力が“H”に変化する。その結果、送信信号C30が“H”に立上がる。

【0043】このようにしてデータの伝送が開始されると、ゲートG12の出力は“L”に変化する。これは、データ伝送路20がデータを保有していない状態を示している。また、次段の転送制御回路31に含まれるフリップフロップが、データの保有を示す状態に変化する。同時に、次段のデータ保持回路32が、データをラッチして出力する。さらに、次段の転送制御回路31が、送信許可信号AK30を“L”（禁止状態）に変化させる。

【0044】ゲートG12の出力および送信許可信号AK30の変化に応答して、ゲートG13の出力が“L”になる。しかしながら、ゲートG14、G15からなるRSフリップフロップが伝送の開始を記憶しているため、タイミング信号φ。が“H”の間は、伝送が続けられる。したがって、転送制御回路間の距離が離れている場合において配線容量等の影響で波形が鈍ったり、遅延が生じて、次段の転送制御回路が安定した信号を受取るために必要な時間が確保される。

【0045】タイミング信号φ。が“L”に変化すると、ゲートG14、G15からなるRSフリップフロップがリセットされ、G15の出力が“L”に立下がる。その結果、データの伝送が終了する。

【0046】図4は、図1のデータ伝送路の使用例を示すブロック図である。図4において、複数のデータ伝送路がそれぞれ所定のロジックを介して順に接続される。それらのデータ伝送路には、タイミング信号φ₁～φ_nがそれぞれ与えられる。図4には、データ伝送路10、20、30、40およびロジック101、102、103が示される。

【0047】タイミング信号φ₁～φ_nは、図5に示すように、順次時間tずつ遅延するパルスを持する。各タイミング信号のパルスの周期はt=n・tである。

【0048】ここでは、データ伝送路20にデータが存在するものと仮定して、そのデータの動きを考える。

【0049】（1）タイミング信号φ₁が“H”になった時点で、次段のデータ伝送路30からの送信許可信号AK30が許可状態であるならば、データ伝送路20はデータ伝送路30に送信信号C30を与える。それにより、データ伝送路20からロジック102を介してデータ伝送路30にデータが転送される。

【0050】(2) データ伝送路20は新たなデータを受取ることができるので、データ伝送路10に与える送信許可信号AK20を許可状態にする。

【0051】(3) 一方、データ伝送路30は、データ保持回路にデータをラッチし、以後次段のデータ伝送路40にデータを転送するまでは送信許可信号AK30を禁止状態にする。

【0052】上記の動作は、タイミング信号φ₁が“H”の間に行なわれる。

(4) データ伝送路30に転送されたデータは、タイミング信号φ₁が“H”になるまでに、ロジック103により処理される。

【0053】上記の(1)～(4)の動作が繰返されながら、データの伝送が行なわれる。なお、タイミング信号の数は、2つ以上の任意の数である。

【0054】上記のような制御方式では、必要な速度または内部ロジックの遅延に応じてタイミング信号の数を任意に選択することにより、データ伝送路を有効に使用しながらデータ伝送装置の設計をすることが可能となる。

【0055】図6は、この発明の他の実施例によるデータ伝送装置の構成を示すブロック図である。このデータ伝送装置は、1つの伝送路に流れるデータを並列に設けられた複数の伝送路に分岐させる分岐動作を行なう。

【0056】転送制御回路51およびデータ保持回路52が前段のデータ伝送路50を構成する。転送制御回路61およびデータ保持回路62が第1の後段のデータ伝送路60を構成し、転送制御回路71およびデータ保持回路72が第2の後段のデータ伝送路70を構成する。転送制御回路51、61、71の構成は図1に示される転送制御回路21の構成と同様である。転送制御回路51にはタイミング信号φ₁が与えられ、転送制御回路61、71にはタイミング信号φ₂が与えられる。

【0057】データ保持回路52は、データに含まれる識別子に基づいてデータの分岐先を示すフラグF61、F62を発生する。フラグF61、F62は、ANDゲートG21の一方の入力端子およびANDゲートG22の一方の入力端子にそれぞれ与えられる。転送制御回路51は、前段部から与えられる送信信号C50を受け、前段部に送信許可信号AK50を与える。転送制御回路51から出力される送信信号C60は、ゲートG21の他方の入力端子およびゲートG22の他方の入力端子にそれぞれ与えられる。ゲートG21の出力は送信信号C61として転送制御回路61に与えられ、ゲートG22の出力は送信信号C62として転送制御回路71に与えられる。

【0058】一方、転送制御回路61から出力される転送制御信号AK61はANDゲートG23の一方の入力端子に与えられ、転送制御回路71から出力される送信許可信号AK62はANDゲートG23の他方の入力端

子に与えられる。転送制御回路61は、送信信号C71を後段部に与え、その後段部から与えられる送信許可信号AK71を受ける。転送制御回路71は、送信信号C72を後段部に与え、その後段部から与えられる送信許可信号AK72を受ける。

【0059】送信許可信号AK61、AK62がともに許可状態であると、送信許可信号AK60も許可状態になる。この場合、タイミング信号φ₁が“H”のときに、転送制御回路51は送信信号C60を出力する。この時点では、フラグF61、F62はすでに確定している。

【0060】フラグF61が“H”であれば転送制御回路61に送信信号C61が与えられ、フラグF62が“H”であれば転送制御回路71に送信信号C62が与えられる。その結果、データ保持回路52に保持されたデータがデータ保持回路62、72のいずれか一方に転送される。

【0061】上記の分岐動作はタイミング信号に同期して行なわれるので、データの動きを追跡することが容易になる。また、分岐動作の制御のマージンも、タイミング信号を制御することにより容易に確認することができる。

【0062】図7は、この発明のさらに他の実施例によるデータ伝送装置の構成を示すブロック図である。このデータ伝送装置は、並列に設けられた複数の伝送路を流れるデータを1つの伝送路に順次伝送する合流動作を行なう。

【0063】転送制御回路111およびデータ保持回路112が第1の前段のデータ伝送路110を構成し、転送制御回路121およびデータ保持回路122が第2の前段のデータ伝送路120を構成する。転送制御回路131およびデータ保持回路132が後段のデータ伝送路130を構成する。転送制御回路111、121、131の構成は、図1に示される転送制御回路21の構成と同様である。転送制御回路111、121にはタイミング信号φ₁が与えられ、転送制御回路131にはタイミング信号φ₂が与えられる。

【0064】転送制御回路111は前段部から与えられる送信信号C110を受け、その前段部に送信許可信号AK110を与える。転送制御回路121は、前段部から与えられる送信信号C120を受け、その前段部にAK120を与える。

【0065】転送制御回路111から出力される送信信号C131はORゲートG24の一方の入力端子に与えられ、転送制御回路121から出力される送信信号C132はORゲートG24の他方の入力端子に与えられる。ゲートG24の出力は送信信号C130として転送制御回路131に与えられる。転送制御回路131は、送信信号C140を後段部に与え、その後段部から与えられる送信許可信号AK140を受ける。

【0066】また、RSフリップフロップ160のセット端子Sに送信信号C131が与えられ、RSフリップフロップ160のリセット端子Rに送信信号C132が与えられる。RSフリップフロップ160は、直前にどちらのデータ伝送路からデータが伝送されたかを記憶している。RSフリップフロップ160の出力端子QからフラグFL130が出力される。

【0067】調停部140は、転送制御回路111からの送信許可信号AK110、転送制御回路121からの送信許可信号AK120、転送制御回路131からの送信許可信号AK130およびRSフリップフロップ160からのフラグFL130を受け、転送制御回路111、121にそれぞれ送信許可信号AK131、AK132を与えるとともに、セクタ150に選択信号SLを与える。送信許可信号AK110、AK120は、それぞれデータ保持回路112、122にデータが到着しているか否かを示す。フラグFL130は、直前にどちらのデータ伝送路からデータが転送されたかを示している。

【0068】データD110はデータ保持回路110にラッチされてデータD131としてセクタ150に出力される。一方、データD120は、データ保持回路122にラッチされて、データD132としてセクタ150に与えられる。タイミング信号φ₁が“H”のとき調停部140は送信許可信号AK131、AK132のうち一方を許可状態にしかつ他方を禁止状態にする。転送制御回路111または112は、データ転送のための条件が満たされれば、送信信号C131またはC132を出力する。

【0069】その結果、ゲートG24から送信信号C130が転送制御回路131に与えられる。同時に、調停部140は選択信号SLを出力する。セクタ150は、その選択信号SLに基づいてデータD131、D132の一方を選択し、それをデータD130としてデータ保持回路132に与える。データ保持回路132は、データD130をラッチしてデータD140として出力する。

【0070】図8は、調停部140の構成を示す回路図である。NORゲートG31およびORゲートG32は、データ伝送路110、120（図7参照）のうちどちらにデータ転送が許可され得るかを決定する。送信許可信号AK110、AK120およびフラグFL130は、少なくともタイミング信号φ₁が“H”になっている間に確定している。

【0071】図9に、調停部140のORゲートG32の出力を表わす真理値表が示される。送信許可信号AK110、AK120は、データ伝送路110、120にそれぞれデータがあるときには“0”（“L”）となり、データがないときには“1”（“H”）となる。フラグFL130は、直前にデータ伝送路130に伝送さ

れたデータが、データ伝送路110からのデータであれば“1”となり、データ伝送路120からのデータであれば“0”となる。ORゲートG32の出力は、データ伝送路110が選択されるときには“1”となり、データ伝送路120が選択されるときには“0”となる。

【0072】図9に示されるように、データ伝送路110にデータがありかつデータ伝送路120にデータがないときには、すなわち（AK110、AK120）＝（0、1）のときには、フラグFL130にかかわらず、データ伝送路110が選択される。逆に、データ伝送路110にデータがなくかつデータ伝送路120にデータがあるときには、すなわち（AK110、AK120）＝（1、0）のときには、フラグFL130にかかわらず、データ伝送路120が選択される。データ伝送路110、120の両方にデータがあるときには、すなわち（AK110、AK120）＝（0、0）のときには、直前に選択されたデータ伝送路とは異なるデータ伝送路が選択される。データ伝送路110、120のいずれにもデータがないときには、すなわち（AK110、AK120）＝（1、1）のときには、データの転送は行なわれないのでどちらが選択されてもよい。

【0073】再び図8を参照する。ゲートG32の出力はDタイプフリップフロップDFの入力端子Dに与えられる。フリップフロップDFのクロック端子CLKにはタイミング信号φ₁が与えられる。

【0074】タイミング信号φ₁が“L”のときに、ゲートG32の出力によりフリップフロップDFの状態が決定される。フリップフロップDFの出力端子Qからの出力は、ANDゲートG33の一方の入力端子に与えられるとともに選択信号SLとしてセクタ150（図7参照）に与えられる。フリップフロップDFの反転出力端子qからの出力は、ANDゲートG34の一方の入力端子に与えられる。ゲートG33、G34の他方の入力端子には、送信許可信号AK130が与えられる。ゲートG33の出力が送信許可信号AK131となり、ゲートG34の出力が送信許可信号AK132となる。

【0075】フリップフロップDFにおいては、タイミング信号φ₁が“L”のときには、入力端子Dの信号レベルにตอบสนองして内部状態および出力が変化する。また、タイミング信号φ₁が“H”のときには、入力端子Dの信号レベルが変化しても、タイミング信号φ₁が“H”になった時点の出力が保持される。したがって、送信信号C131またはC132が出力された後に、データの伝送中に送信許可信号AK110、AK120またはフラグFL130が変化しても、フリップフロップDFの出力Q、qおよび選択信号SLは変化しない。

【0076】タイミング信号φ₁が“H”になった時点で送信許可信号AK130が“H”（許可状態）ならば、送信許可信号AK131、AK132の一方が

“H”（許可状態）になり、他方が“L”（禁止状態）になる。

【0077】図10は、この発明のさらに他の実施例によるデータ伝送装置の構成を示すブロック図である。

【0078】図10の実施例が図7の実施例と異なるのは、データ保持回路132の代わりにデータ保持回路132aが用いられていること、およびセクタ150がデータ保持回路132aの出力側に接続されていることである。

【0079】データ保持回路132aは、データ保持回路112からのデータD131およびデータ保持回路122からのデータD132を並列に受けることが可能である。データ保持回路132aは、データD131をラッチしてデータD141として出力し、データD132をラッチしてデータD142として出力する。セクタ150は、RSフリップフロップ160から与えられるフラグFL130に基づいて、データD141、D142のいずれか一方を選択し、それをデータD140として通過させる。

【0080】図7および図10の実施例における合流動作は、タイミング信号に同期して行なわれるので、データの動きを追跡することが容易になる。また、合流動作の制御のマージンも、タイミング信号を制御することにより容易に確認することができる。

【0081】この発明のデータ伝送装置はたとえばデータフロー型情報処理装置に適用される。図11はデータフロー型情報処理装置の構成の一例を示すブロック図である。また、図12はその情報処理装置により処理されるデータバケットのフィールド構成の一例を示す図である。

【0082】図12に示されるデータバケットDPは、行先フィールド、命令フィールド、データ1フィールドおよびデータ2フィールドを含む。行先フィールドには行先情報が格納され、命令フィールドには命令情報が格納され、データ1フィールドまたはデータ2フィールドにはオペランドデータが格納される。

【0083】図11において、プログラム記憶部91には、図13に示されるデータフロープログラムが記憶されている。データフロープログラムの各行は、行先情報および命令情報からなる。プログラム記憶部91は、入力されたデータバケットの行先情報に基づいたアドレス指定によって、図13に示すように、データフロープログラムの行先情報および命令情報を読出し、その行先情報および命令情報をデータバケットの行先フィールドおよび命令フィールドにそれぞれ格納し、そのデータバケットを出力する。

【0084】対データ検出部92は、プログラム記憶部91から出力されるデータバケットの待合わせを行なう。すなわち、命令情報が2入力命令を示している場合には、同じ行先情報を有する異なる2つのデータバケッ

トを検出し、それらのデータバケットのうち一方のデータバケットのオペランドデータ（図12におけるデータ1フィールドの内容）を、他方のデータバケットのデータ2フィールドに格納し、その他方のデータバケットを出力する。命令情報が1入力命令を示している場合には、入力されたデータバケットをそのまま出力する。

【0085】演算処理部93は、対データ検出部92から出力されるデータバケットに対して、命令情報に基づく演算処理を行ない、その結果をデータバケットのデータ1フィールドに格納してそのデータバケットを分岐部94に出力する。分岐部94は、そのデータバケットを内部データバッファ95を介して合流部96に与えるかあるいは外部に出力する。合流部96は、内部データバッファ95からのデータバケットあるいは外部からのデータバケットをプログラム記憶部91に先着順に出力する。

【0086】データバケットが、プログラム記憶部91、対データ検出部92、演算処理部93、分岐部94、内部データバッファ95、合流部96およびプログラム記憶部91を順に回り続けることにより、プログラム記憶部91に記憶されたデータフロープログラムに基づく演算処理が進行する。一方、拡張プログラム記憶部97には、図13に示されるデータフロープログラムと同様の形のデータフロープログラムが記憶されている。対データ検出部92から出力されるデータバケットが拡張プログラム記憶部97に入力されると、そのデータバケットの行先情報に基づくアドレス指定によって、データフロープログラムが読出され、プログラム記憶部91にロードされる。

【0087】図1の実施例のデータ伝送装置は、各処理部を結合するデータ伝送路に用いることができる。また、図6の実施例のデータ伝送装置は、分岐部94に用いることができる。さらに、図7および図10の実施例のデータ伝送装置は、合流部96に用いることができる。この場合、情報処理装置内のデータの流れを、外部から制御することができるので、データの動きを追跡することが容易になり、かつ動作マージンを確認することが可能になる。

【0088】タイミング信号は情報処理装置の外部から与えてもよい。あるいは、情報処理装置の内部にタイミング信号発生回路を設けてもよい。この場合、各データ伝送装置においては、前段部が空き状態である場合にはタイミング信号に同期してデータが伝送され、前段部が詰り状態である場合にはデータの転送が待たされる。

【0089】

【発明の効果】請求項1ないし3に係る発明によれば、ハンドシェイク制御により動作するデータ伝送路においてデータの転送動作を外部から制御することができる。

【0090】請求項4に係る発明によれば、ハンドシェイク制御により動作するデータ伝送路においてデータの

15

分岐動作を外部から制御することができる。

【0091】請求項5および6に係る発明によれば、ハンドシェイク制御により動作するデータ伝送路においてデータの合流動作を外部から制御することができる。

【0092】したがって、データの伝送効率を維持しながらテストビリティを向上させることができる。

【図面の簡単な説明】

【図1】この発明の一実施例によるデータ伝送装置の構成を示すブロック図である。

【図2】複数のデータ伝送路の接続状態を示すブロック図である。

【図3】図1の転送制御回路の動作を説明するためのタイミングチャートである。

【図4】図1のデータ伝送装置の使用例を示すブロック図である。

【図5】タイミング信号を示すタイミングチャートである。

【図6】この発明の他の実施例によるデータ伝送装置の構成を示すブロック図である。

【図7】この発明のさらに他の実施例によるデータ伝送装置の構成を示すブロック図である。

【図8】図7に示される調停部の構成を示す回路図である。

【図9】図8の調停部に含まれるORゲートの出力真理値表を示す図である。

【図10】この発明のさらに他の実施例によるデータ伝送装置の構成を示すブロック図である。

16

【図11】この発明が適用されるデータフロー型情報処理装置の構成を示すブロック図である。

【図12】データフロー型情報処理装置において処理されるデータパケットのフィールド構成を示す図である。

【図13】データフロー型情報処理装置のプログラム記憶部に記憶されるデータフロープログラムの一部を示す図である。

【図14】従来のデータ伝送装置の構成を示すブロック図である。

【図15】図14に示される転送制御回路の構成を示す回路図である。

【図16】図15の転送制御回路の動作を説明するためのタイミングチャートである。

【符号の説明】

10, 20, 30, 40, 50, 60, 70, 110, 120, 130…データ伝送路

11, 21, 31, 51, 61, 71, 111, 121, 131…転送制御回路

12, 22, 32, 52, 62, 72, 112, 122, 132…データ保持回路

G21, G22, G23…ANDゲート

G24…ORゲート

140…調停部

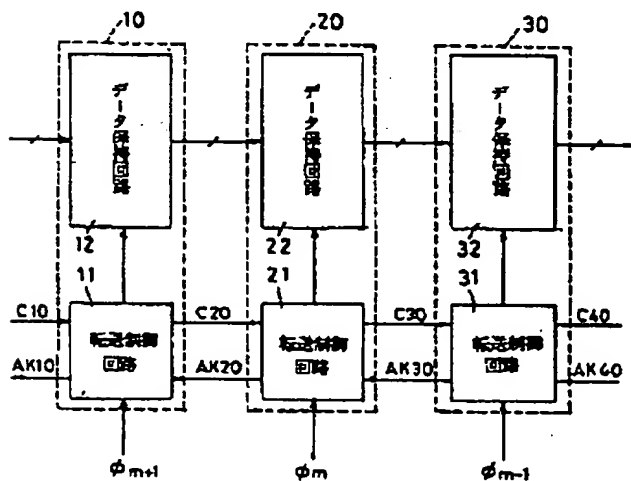
150…セレクト

160…RSフリップフロップ

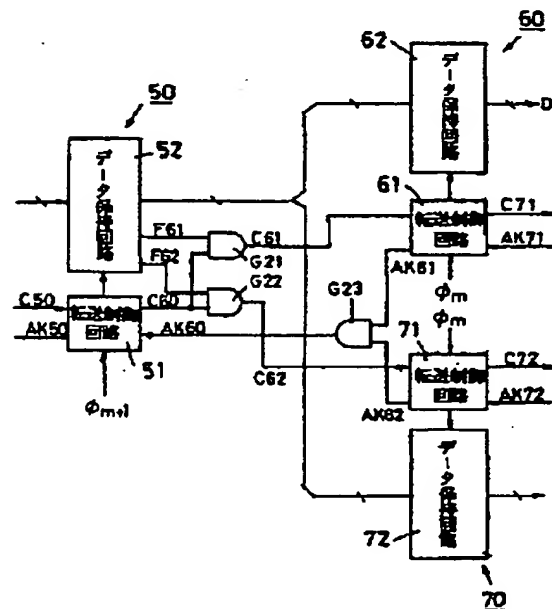
ϕ , ϕ_{m+1} …タイミング信号

なお、各図中、同一符号は同一または相当部分を示す。

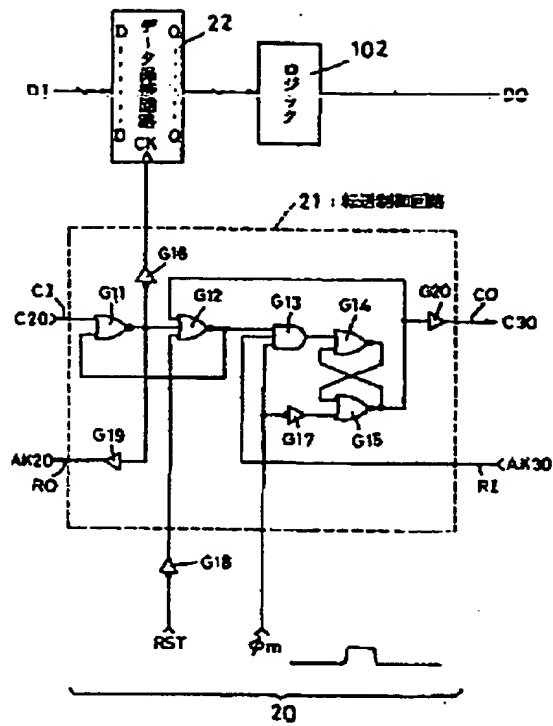
【図2】



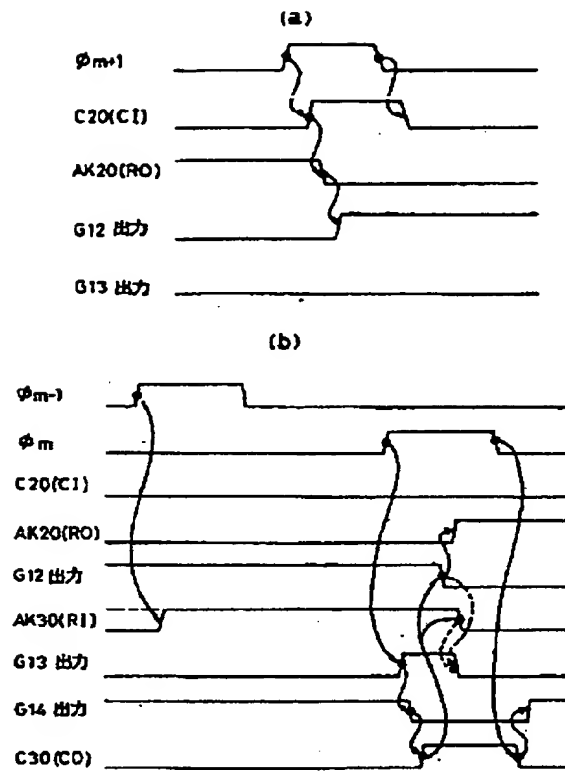
【図6】



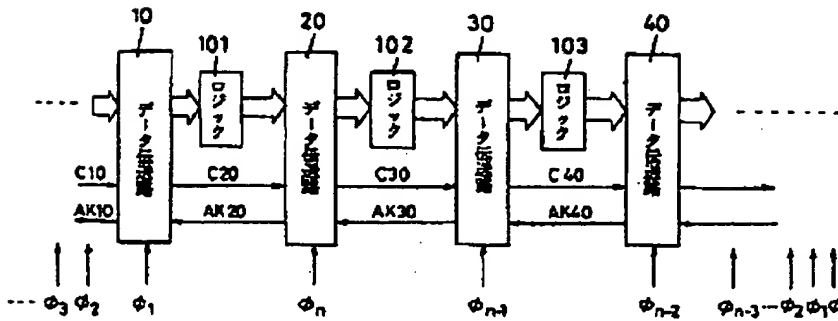
【図 1】



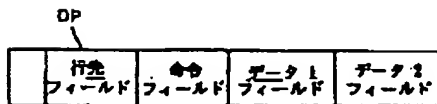
【図 3】



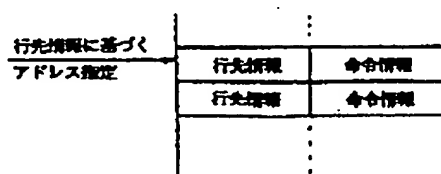
【図 4】



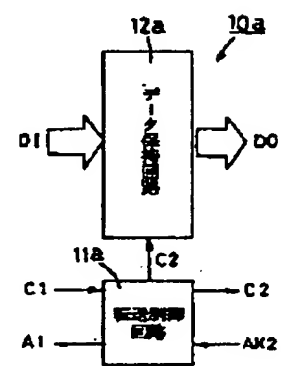
【図 1 2】



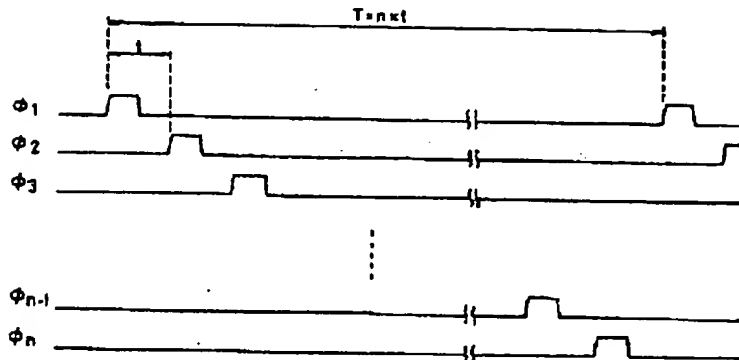
【図 1 3】



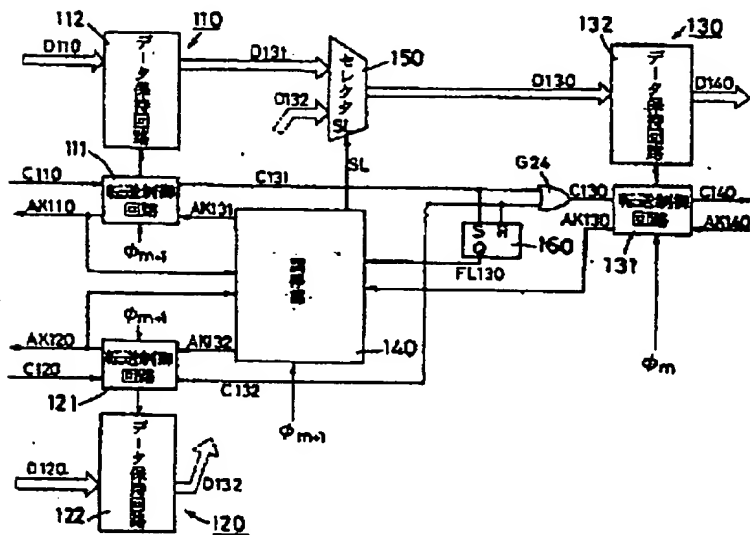
【図 1 4】



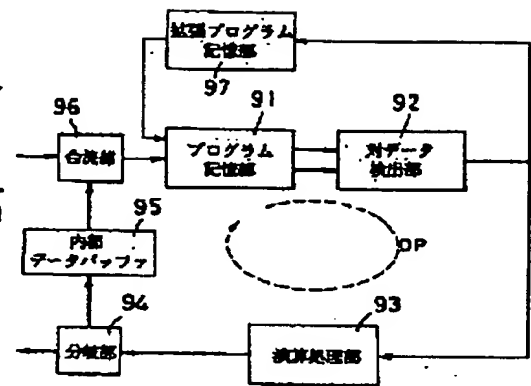
【図5】



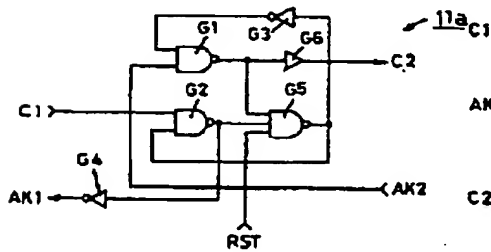
【図7】



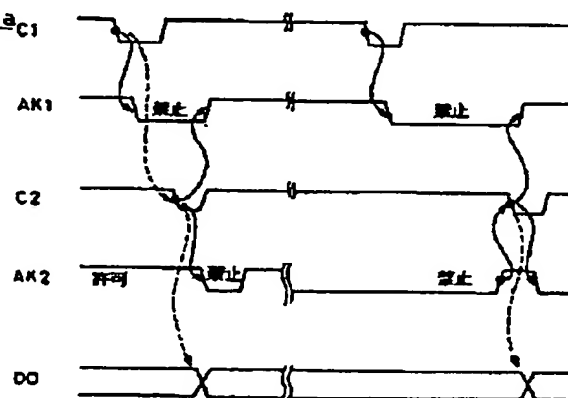
【図11】



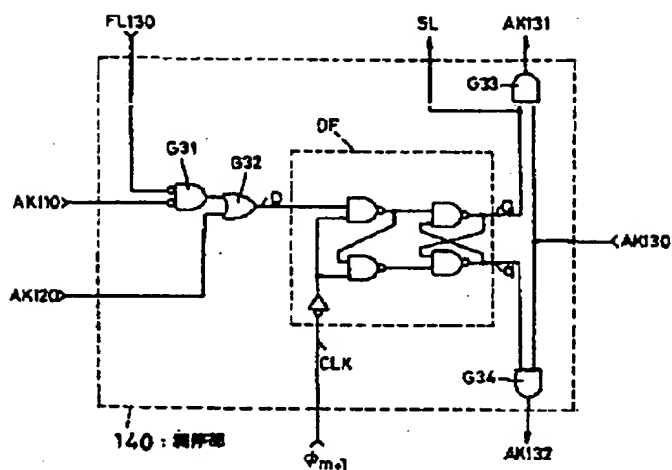
【図15】



【図16】



【図8】



【図9】

		(AK110, AK120)			
		(0, 0)	(0, 1)	(1, 1)	(1, 0)
FL130	0	1	1	—	0
	1	0	1	—	0

AK110, AK120 : データ伝送路110, 120 にデータがあるときは "0"
 データ伝送路110, 120 にデータが無いときは "1"
 FL130 : 最後にデータ伝送路130 に伝送されたデータが
 データ伝送路110 からのデータであれば "1"
 データ伝送路120 からのデータであれば "0"
 出力 : データ伝送路110 が選択されるときは "1"
 データ伝送路120 が選択されるときは "0"

【図10】

